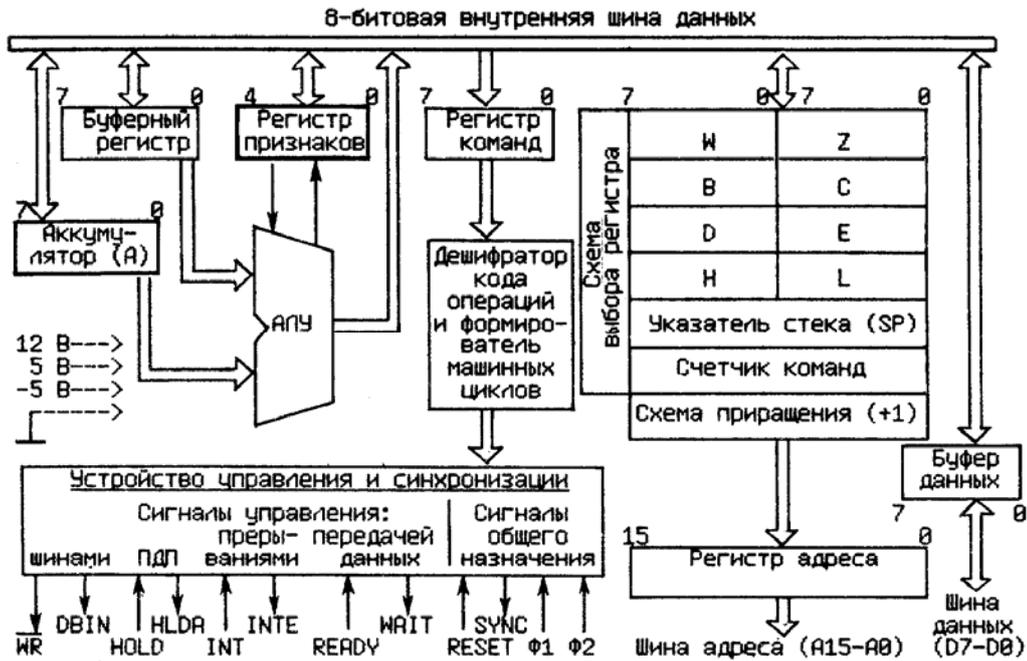


Рис. 1. Структурная схема микропроцессора КР580ИК80А – i8080



Система команд микропроцессора КР580ИК80А – i8080

Таблица 1

Коды регистров и пар регистров, используемые в командах МП

Регистры				Пары регистров			
Код	Имя (r)	Код	Имя (r)	Код (RP)	Имя пары (rp)	Регистры пары	
						старший	младший
000	B	100	H	00	B	B	C
001	C	101	L	01	D	D	E
010	D	110	M (память)	10	H	H	L
011	E	111	A (аккумулятор)	11	PSW	A	PSW

Назначение разрядов регистра признаков - PWS (processor status word)

S	Z	0	AC	0	P	1	C
---	---	---	----	---	---	---	---

Знак (sign). S=1 если результат операции отрицательный
 Нуль (zero) Z=0, если результат нулевой
 Перенос из 3-го разряда (дополнительный перенос – auxiliary carry)
 Четность (parity): P=1, если результат содержит четное число "единиц"
 Перенос (carry) при получении результата

Форматы команд и способы адресации. В МП КР580ИК80А используются 11 форматов команд (рис. 2), коды операций (КОП) которых имеют различную длину (2, 5, 6 или 8 бит) и часто состоят из двух частей. В зависимости от способа адресации команды могут быть одно-, двух- или трехбайтовыми.

В командах используются четыре способа адресации:
 регистровая (MOV r1, r2; ADD r; PCHL; ...);
 косвенно-регистровая (MOV M, r; ADD M; PUSH; POP; ...);
 непосредственная (MVI r, data 8; ADI data 8; ...);
 прямая (LDA addr; SHLD addr; IN port; ...).

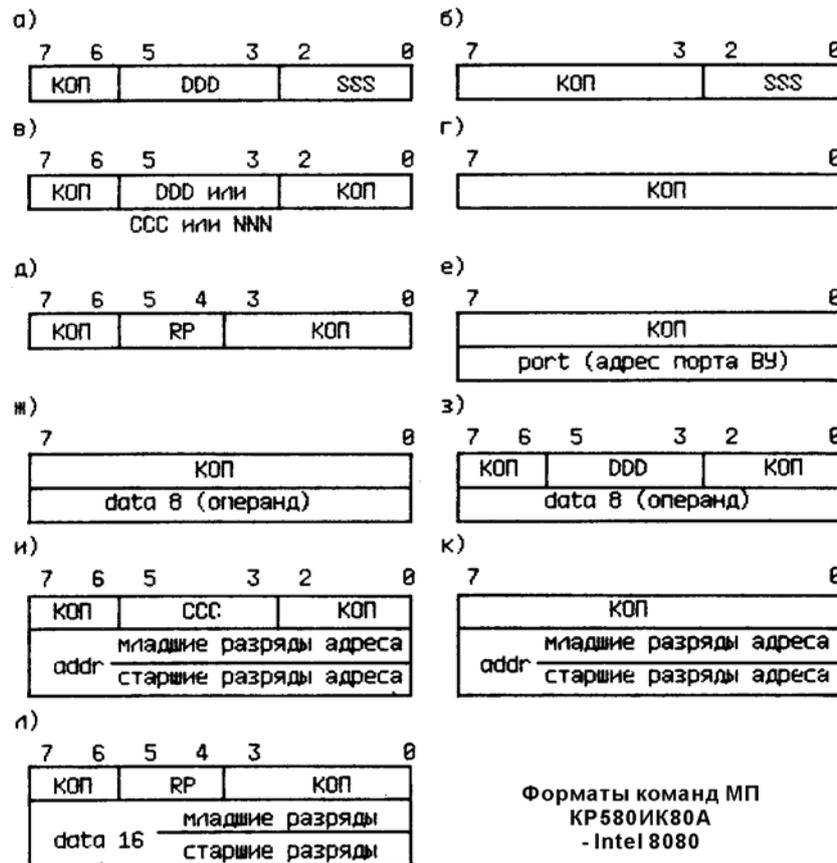
Список команд. Команды МП КР580ИК80А приведены в табл. 3 — 5. Трехбайтовые поля адресации источника и приемника информации кодируются в машинных командах символами SSS и DDD соответственно. В мнемонических изображениях двухадресных команд приемник указывается на первом месте, а источник — на втором.

В описаниях команд для обозначения содержимого регистра или ячейки памяти используется запись вида: (r1), (r), (H), (M) и т. п.

Коды условий, используемые в командах условных переходов

Код (ССС)	Мнемоника (сс)	Условие	Код (ССС)	Мнемоника (сс)	Условие
000	NZ	Не ноль (Z=0)	001	Z	Ноль (Z=1)
010	NC	Нет переноса (C=0)	011	C	Перенос (C=1)
100	PO	Нечетность (P=0)	101	PE	Четность (P=1)
110	P	Плюс (S=0)	111	M	Минус (S=1)

Рис. 2. Форматы команд микропроцессора КР580ИК80А – i8080



Команды микропроцессора КР580ИК80А – i8080

Список команд пересылки МП КР580ИК80А

Мнемоника	Двоичный код	Формат	Число тактов	Название и описание
MOV r1, r2	01DDDSSS	а	5	Пересылка (r2) ⇒ (r1)
MOV r, M	01DDD110	а	7	(M) ⇒ (r)
MOV M, r	01110SSS	а	7	(r) ⇒ (M)
MVI r, data 8	00DDD110	з	7	data ⇒ (r)
MVI M, data 8	00110110	з	10	data ⇒ (M)
LXI rp, data 16	00RP0001	л	10	Загрузка data ⇒ (rp)
LDA addr	00111010	к	13	(addr) ⇒ (A)
LHLD addr	00101010	к	16	(addr) ⇒ (L), (addr + 1) ⇒ (H)
LDAX rp	00RP1010	д	7	(rp) ⇒ (A)
XCHG	11101011	г	4	Обмен (H) ⇔ (D), (L) ⇔ (E)
STA addr	00110010	к	13	Запись (A) ⇒ (addr)
SHLD addr	00100010	к	16	(L) ⇒ (addr), (H) ⇒ (addr + 1)
STAX rp	00RP0010	д	7	(A) ⇒ (rp)

Список арифметических и логических команд МП КР580ИК80А

Мнемоника	Двоичный код	Формат	Число тактов	Название и описание	Устанавливаемые признаки
ADD r	1000SSS	б	4	Сложение $(A) + (r) \Rightarrow (A)$	S, Z, P, C, AC
ADD M	1000110	б	7	$(A) + (M) \Rightarrow (A)$	
ADI data 8	11000110	ж	7	$(A) + \text{data } 8 \Rightarrow (A)$	
ADC r	10001SSS	б	4	Сложение с переносом $(A) + (r) + (C) \Rightarrow (A)$	S, Z, P, C, AC
ADC M	10001110	б	7	$(A) + (M) + (C) \Rightarrow (A)$	
ACI data 8	11001110	ж	7	$(A) + \text{data } 8 + (C) \Rightarrow (A)$	
SUB r	10010SSS	б	4	Вычитание $(A) - (r) \Rightarrow (A)$	S, Z, P, C, AC
SUB M	10010110	б	7	$(A) - (M) \Rightarrow (A)$	
SUI data 8	11010110	ж	7	$(A) - \text{data } 8 \Rightarrow (A)$	
SBB r	10011SSS	б	4	Вычитание с заемом $(A) - (r) - (C) \Rightarrow (A)$	S, Z, P, C, AC
SBB M	10011110	б	7	$(A) - (M) - (C) \Rightarrow (A)$	
SBI data	11011110	ж	7	$(A) - \text{data } 8 - (C) \Rightarrow (A)$	
ANA r	10100SSS	б	4	Логическое умножение $(A) \text{ AND } (r) \Rightarrow (A)$	S, Z, P, C, AC
ANA M	10100110	б	7	$(A) \text{ AND } (M) \Rightarrow (A)$	
ANI data 8	11100110	ж	7	$(A) \text{ AND } \text{data } 8 \Rightarrow (A)$	
XRA r	10101SSS	б	4	Исключающее ИЛИ $(A) \text{ XOR } (r) \Rightarrow (A)$	S, Z, P, C, AC
XRA M	10101110	б	7	$(A) \text{ XOR } (M) \Rightarrow (A)$	
XRI data	11101110	ж	7	$(A) \text{ XOR } \text{data } 8 \Rightarrow (A)$	
ORA r	10110SSS	б	4	ИЛИ $(A) \text{ OR } (r) \Rightarrow (A)$	S, Z, P, C=0, AC=0
ORA M	10110110	б	7	$(A) \text{ OR } (M) \Rightarrow (A)$	
ORI data 8	11110110	ж	7	$(A) \text{ OR } \text{data } 8 \Rightarrow (A)$	
CMP r	10111SSS	б	4	Сравнение $(A) - (r)$	S, Z, P, C, AC
CMP M	10111110	б	7	$(A) - (M)$	
CPI data 8	11111110	б	7	$(A) - \text{data } 8$	
INR r	00DDD100	в	5	Инкремент $(r) + 1 \Rightarrow (r)$	S, Z, P, AC
INR M	00110100	в	10	$(M) + 1 \Rightarrow (M)$	
INX rp	00RP0011	д	5	Декремент $(rp) + 1 \Rightarrow (rp)$	—
DCR r	00DDD101	в	5	$(r) - 1 \Rightarrow (r)$	S, Z, P, AC
DCR M	00110101	в	10	$(M) - 1 \Rightarrow (M)$	
DCX rp	00RP1011	д	5	$(rp) - 1 \Rightarrow (rp)$	—
DAD rp	00RP1001	д	10	Сложение содержимых регистровых пар $(H, L) + (rp) \Rightarrow (H, L)$	C
RLC	00000111	г	4	Циклический сдвиг влево Все биты A смещаются на один разряд влево. Старший разряд A переходит в его нулевой разряд и регистр признака C	C
RRC	00001111	г	4	Циклический сдвиг вправо Выполняется аналогично RLC. Старший разряд A и C приобретают значение младшего разряда A	C
RAL	00010111	г	4	Арифметический сдвиг влево через перенос Все биты A сдвигаются на один разряд влево; старший разряд A переходит в C, а C — в младший разряд A	C
RAR	00011111	г	4	Арифметический сдвиг вправо через перенос Выполняется аналогично RAL, но сдвиг вправо	C
DAA	00100111	г	4	Десятичная коррекция аккумулятора Преобразование содержимого A в двоично-десятичный код	S, Z, P, C, AC
CMA	00101111	г	4	Инвертирование A Получение обратного кода (инверсии) содержимого A	—
STC	00110111	г	4	Установка переноса в 1 $1 \Rightarrow C$	C=1
CMC	00111111	г	4	Инвертирование переноса Инвертирование содержимого регистра C	C

Список команд управления, ввода-вывода и работы со стеком

Мнемоника	Двоичный код	Формат	Число тактов	Название и описание
JMP addr	11000011	к	10	Безусловный переход к команде, адрес которой определяется вторым и третьим байтами данной команды
PCHL	11101001	г	5	Косвенный переход по адресу, указанному в регистрах H, L
Jcc addr	11CCC010	и	10	Условные переходы: если условие (cc из табл. 2) истинно, то переход к команде, адрес которой определяется вторым и третьим байтами данной команды; иначе выполняется команда, расположенная вслед за данной
CALL addr	11001101	к	17	Обращение к подпрограмме: содержимое счетчика команд заносится в стек по адресу, на который указывает SP; содержимое SP уменьшается на 2 и выполняется переход к команде, адрес которой определяется вторым и третьим байтами данной команды
Ccc addr	11CCC100	и	11/17	Условное обращение к подпрограмме: если условие (cc из табл. 2) истинно, то выполняется команда CALL; иначе выполняется команда, расположенная вслед за данной
RET	11001001	г	10	Возврат из подпрограммы: переход к команде, адрес которой записан в верхней паре ячеек стека, и увеличение содержимого SP на 2
Rcc	11CCC000	в	5/11	Условный возврат из подпрограммы: если условие (cc из табл. 2) истинно, то выполняется команда RET; иначе выполняется команда, расположенная вслед за данной
RST n	11NNN111	в	11	Повторный запуск МП с адреса 8-NNN (0, 8, 16, ..., 56)
RUSH гр	11RP0101	д	11	Запись в стек содержимого пары регистров (гр)
POP гр	11RP0001	д	10	Считывание данных из стека в пару регистров (гр); при выдаче PSW происходит установка S, Z, P, C и AC
XTHL	11100011	г	18	Обмен содержимым верхней пары ячеек стека и пары регистров H, L
SPHL	11111001	г	5	Пересылка содержимого пары регистров H, L в указатель стека SP
IN port	11011011	е	10	Ввод в аккумулятор данных из адресуемого порта
OUT port	11010011	е	10	Вывод данных из аккумулятора в адресуемый порт
EI	11111011	г	4	Разрешение прерывания
DI	11110011	г	4	Запрещение прерывания
HLT	01110110	г	7	Останов
NOP	00000000	г	4	Нет операции

Признаки результата (S, Z, P, C и AC) устанавливаются лишь при выполнении большинства арифметических и логических команд, а также команды POP PSW. В табл. 4 для каждой из команд дан перечень устанавливаемых признаков (в командах INX, DCX и CMA признаки не устанавливаются).

В командах условного перехода, условного обращения к подпрограмме и условного возврата из подпрограммы используются коды условий (CCC) из табл. 2. Мнемонические обозначения этих команд состоят из символов J, C или R и соответствующих символов (cc) из табл. 2 (например, JNC, CP, RM).

Число тактов, необходимых для исполнения команд условного обращения к подпрограмме и условного возврата из подпрограммы, зависит от того, выполнено (знаменатель дроби) или не выполнено (числитель дроби) условие, указанное в команде.